

KOREAN PATENT ABSTRACTS (KR)

Document Code: A

(11) Publication No.: **1999-3546**
(43) Publication Date: 19990115
(21) Application No.: 1997-27427
(22) Application Date: 19970625
(51) IPC Code: G02F 1/136

(71) Applicant(s): HYUNDAI ELECTRONICS INDUSTRIAL INC.

(72) Inventor(s): Seog Yeol
LEE Woo Ho CHOI
Seung Hee LEE

(54) Title of Invention:

LIQUID CRYSTAL DISPLAY DEVICE AND METHOD OF MANUFACTURING THEREOF

(57) ABSTRACT

The present invention relates to a liquid crystal display device and a method for manufacturing thereof, more particularly a liquid crystal display device and a method for manufacturing thereof that allow the electric field between a pixel electrode and a electrode opposite to a gate electrode to be formed in parallel by forming the pixel electrode and the opposite electrode in a same surface of the lower substrate without a step difference. The present invention forms the pixel electrode simultaneously with forming a gate electrode and the opposite electrode, so as to be not overlapped the pixel electrode and the opposite electrode each other, and subsequently allow a storage electrode connected to a drain electrode of a thin film transistor and a storage electrode in a floating state to be overlapped partly with the underlying pixel electrode and connect therebetween with a conductive material to form the pixel electrode and the opposite electrode in a same surface. By doing so, the present invention can form the electric field with a uniform distribution between the pixel electrode and the opposite electrode, and thereby enhancing the optical properties.

출력 일자: 2002/3/2

발송번호 : 9-5-2002-007021301

수신 : 서울 강남구 역삼1동 649-4 한덕빌딩 2층

발송일자 : 2002.02.28

김영호 귀하

제출기일 : 2002.04.30

135-912

특허청 의견제출통지서

출원인 명칭 엘지.필립스 엘시디 주식회사 (출원인코드: 119981018655)

주소 서울 영등포구 여의도동 20번지

대리인 성명 김영호

주소 서울 강남구 역삼1동 649-4 한덕빌딩 2층

출원번호 10-2000-0008952

발명의 명칭 액정표시장치의 박막트랜지스터 기판

이 출원에 대한 심사결과 아래와 같은 거절이유가 있어 특허법 제63조의 규정에 의하여 이를 통지합니다. 의견이 있거나 보정이 필요할 경우에는 상기 제출기일까지 의견서 또는/및 보정서를 제출하여주시기 바랍니다. (상기 제출기일에 대하여 매회 1월 단위로 연장을 신청할 수 있으며, 이 신청에 대하여 별도의 기간연장승인통지는 하지 않습니다.)

[이유]

본원은 액정표시장치의 박막트랜지스터 기판에 관한 것으로 본원의 청구범위 제1항 내지 제9항의 데이터라인, 게이트 라인, 화소전극, 드레인전극, 보호막 등과 한국 특허공개공보 제99-3546 (1999.01.15: 이하 인용예1이라함)의 드레인전극, 스토리지 전극, 화소전극, 커패시터 등과 일본 특개평3-148636(1991.06.25: 이하 인용예2라함)의 상세한 설명 및 도면의 소스, 드레인, 보호층 등과 대비할 때 이 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 상기 인용예1,2에 의하여 용이하게 청구항에 기재된 발명에 이를 수 있으므로 특허법 제29조 제2항의 규정에 의하여 특허를 받을 수 없습니다.

[첨부]

첨부 1 한국 특허공개공보 제99-3546

첨부2 일본 특개평3-148636 끝.

2002.02.28

특허청

심사4국

영상기기 심사담당관실

심사관 조경화



<<안내>>

문의사항이 있으시면 ☎ 042-481-5767 로 문의하시기 바랍니다.

특허청 직원 모두는 깨끗한 특허행정의 구현을 위하여 최선을 다하고 있습니다. 만일 업무처리과정에서 직원의 부조리행위가 있으면 신고하여 주시기 바랍니다.

▶ 홈페이지(www.kipo.go.kr)내 부조리신고센터

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) o Int. Cl.

G02F 1/136

(11) 공개번호 특 1999-003546

(43) 공개일자 1999년 01월 15일

(21) 출원번호 특 1997-027427

(22) 출원일자 1997년 06월 25일

(71) 출원인 현대전자산업 주식회사 김영환

경기도 이천시 부발읍 아미리 산 136-1

(72) 발명자 미석열

경기도 안양시 동안구 평안동 현대5차아파트 103동 301호

최우호

서울특별시 동작구 사당1동 449-30 302호

미승희

경기도 이천시 창전동 49-1 현대아파트 102동 1206호

(74) 대리인 최홍순

설사첨구 : 없음

(54) 액정 표시 장치 및 그 제조방법

요약

본 발명은 액정 표시 장치 및 그 제조 방법에 관한 것으로, 특히 하부 기판 상에 화소 전극과 대향 전극을 단차가 없는 동일 면상에 형성함으로써 화소 전극과 대향 전극 사이의 단차를 제거하여, 두 전극 사이에 전기장의 생성시 평행한 전기장이 생성되도록 하기 위한 액정 표시 장치 및 그 제조 방법에 관한 것이다. 본 발명은 어드레스 전극인 게이트 전극 및 대향 전극 형성시 대향 전극과 겹치지 않도록 화소 전극을 동시에 구성하고, 후속 공정에서 박막 트랜지스터의 드레인 전극과 연결된 스토리지 전극과 플로팅된 스토리지 전극을 하부의 화소 전극과 각각 일정 부분 겹치게 하여 도전체로 연결 시킴으로써 대향 전극과 화소 전극을 동일 면상에 구비되도록 하여 두 전극에 전기장의 생성시 균일한 분포의 평행장으로 광 특성을 향상시킬 수 있다.

도표도

도2a

도2b

도면의 주요부분 설명

도 1a 및 도 1b는 종래 IPS 모드의 평면도 및 단면도를 나타낸다.

도 2a, 도 2b 및 2c는 본 발명에 따른 IPS 모드의 평면도 및 단면도를 나타낸다.

*** 도면의 주요부분에 대한 부호의 설명**

10,20 : 하부 기판	11,21 : 게이트 절연막
12,22 : 비정질 실리콘층	13,23 : 보호막
110,210 : 게이트 전극	120,220 : 대향 전극
130A,230A : 드레인 전극	130B,230B : 화소 전극
230C,230D : 스토리지 전극	140,240 : 소오스 전극

발명의 상세한 설명**발명의 목적****발명이 속하는 기술 및 그 분야의 종래기술**

본 발명은 액정 표시 장치에 관한 것으로, 특히 하부 기판 상에 화소 전극과 대향 전극을 단차가 없는 동일 면상에 형성함으로써 화소 전극과 대향 전극 사이에 단차를 없애 두 전극 사이의 전기장의 생성시 균일한 평행장이 생성되도록 하기 위한 액정 표시 장치 및 그 제조 방법에 관한 것이다.

일반적으로, 휴대용 장비나 그래픽 디스플레이 등의 표시 소자를 구성하는 액정 표시 장치는 기본적으로 투명한 한 쌍의 유리 기판과 이 유리 기판 사이에 봉입된 액정으로 구성되어 있다. 그리고, 이를 액정 표시 장치는 많은 발전을 거듭하고 있으며, 고품질의 대형 액정 표시 장치를 개발하기 위하여 다양한 연구가 진행 중이다. 그러나, 상기 고품질 대형 액정 표시 장치를 개발하는데 있어서 복잡화 현상으로 인한 좁은 시야각이 제약이 되고 있다.

이와 같은 좁은 시야각을 개선하기 위해서는 박막 트랜지스터가 형성된 하부 절연 기판 상에 화소 전극과 대향 전극을 동일 면상에 형성하여 전기장의 인가시 평행장이 생성되게 함으로써 좁은 시야각을 개선하는 인-플레인 스위칭 모드(Inline Plane Switching Mode, 이하 IPS 모드)가 제안되고 있다. 이러한 IPS 모드는 도 1a 및 도 1b에 도시된 바와 같다. 도 1a는 종래 IPS 모드의 평면도이고 도 1b는 도 1a의 a-a'-a''선의 하부 기판의 단면도로, 하부 절연 기판(10) 상에 어드레스 전극인 게이트 전극(110) 및 미 게이트 전극과 일정 거리만큼 이격된 동일 면상에 대향 전극(120)이 형성되어 있으며, 그 상부에 게이트 절연막(11)이 형성되어 있으며 게이트 전극이 형성된 게이트 절연막 상에 박막 트랜지스터의 채널층인 비정질 실리콘층(12)이 형성되어 있다. 상기 비정질 채널층의 양측에 소오스 전극인 데이터 배선 전극(140)과 드레인 전극(130A)이, 그리고 드레인 전극과 연결되어 화소 전극(130B)이 형성되어 있으며 전체 구조 상부에 보호막(13)으로 덮혀 있다. 이 때, 박막 트랜지스터의 드레인 전극(130A)과 액정을 구동시키기 위한 화소전극(130B)은 서로 연결된 하나의 배선으로, 드레인 전극은 화소 전극이 된다. 따라서, 상기와 같이 구성된 대향 전극(120)과 화소 전극(130B)은 단차가 생기게 된다. 이어서, 웨이퍼 필터 등이 형성된 상부 기판과 상기의 하부 기판을 합착하고 양 기판의 배면에 편광판을 부착한 다음, 액정을 봉입하여 액정 표시 장치를 제조한다. 이러한, 액정 표시 장치의 화소 전극과 대향 전극에 전압을 인가하여 평

행한 전기장을 발생시킨다.

발명이 이루고자 하는 기술적 목표

그러나, 상기에서 언급한 바와 같이 화소 전극과 대향 전극의 단차로 인하여 두 전극 사이에 전기장이 대칭적으로 생성되지 못하고 전기장의 경계 부분에서 가장 자리 전계(F:Fringe field)가 발생하여 액정 표시 장치의 투과율이 저하되는 등 광 특성상 취약한 구조가 되는 문제점이 있다.

따라서, 상기와 같은 문제점을 해결하기 위하여 본 발명은 어드레스 전극과 대향 전극 형성시 막대 모양의 화소 전극을 동시에 구성하고, 후속 공정에서 형성되는 박막 트랜지스터의 드레인 전극과 스토리지 전극이 하부 화소 전극의 한 끝과 다른 한 끝부분에 각각 일정 부분 겹치도록 하여 연결시킴으로써, 대향 전극과 화소 전극을 동일 면상에 구비하여 두 전극 사이에 전기장의 생성시 균일한 분포의 평행장을 생성함으로서 증래의 가장 자리 전계(F) 문제를 해결하여 광 특성을 향상시키는데 그 목적이 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여 본 발명은, 스위칭 역할을 하는 박막 트랜지스터와 액정을 구동시키는 화소 전극과 대향 전극이 구비된 하부 기판, 상기 하부기판에 대향하여 컬러 필터와 블랙 매트릭스를 구비하는 상부 기판 및 상기 하부기판과 상부 기판 사이에 게재된 액정으로 구성된 액정 표시 장치에 있어서, 상기 하부 기판의 단차가 없는 동일 면의 소정 영역 상에 서로 이격되어 상기 박막 트랜지스터의 게이트 전극과 대향 전극 및 화소 전극을 구비하되, 상기 대향 전극이 상기 화소 전극과 겹치지 않게 둘러싼 형태로 형성된 상기 대향 전극, 화소 전극 및 게이트 전극, 상기 트랜지스터의 상기 박막 트랜지스터의 소오스/드레인 전극과 제1 및 제2 스토리지 전극으로, 하부에 형성된 상기 화소 전극의 한 끝은 상기 대향 전극 상에 형성된 드레인 전극과 연결된 제1 스토리지 전극과 소정 영역 겹치고, 다른 한 끝은 제2 스토리지 전극과 소정 영역 겹치도록 형성된 상기 박막트랜지스터의 소오스/드레인 전극 및 제1 및 제2 스토리지 전극, 상기 제1 및 제2 스토리지 전극과 상기 화소 전극이 겹친 각각의 소정 영역 상에 사진 식각공정을 통하여 형성된 콘택홀 및 상기 각각의 콘택홀을 도전체로 증착하여 상기 스토리지 전극과 화소 전극을 연결함으로써, 상기 드레인을 통하여 화소 전극 및 스토리지 전극에 전압 인가시 상기 화소 전극과 대향 전극 사이에 균일한 평행장이 발생되도록 화소 전극과 대향 전극을 단자 없이 동일 면상에 구비하는 것을 특징으로 한다.

또한, 본 발명에 스위칭 역할을 하는 박막 트랜지스터와 액정을 구동시키는 화소 전극과 대향 전극이 구비된 하부 기판, 상기 하부 기판에 대향하여 컬러필터와 블랙 매트릭스를 구비하는 상부 기판 및 상기 하부 기판과 상부 기판 사이에 게재된 액정으로 구성된 액정 표시 장치에 있어서, 상기 하부 기판의 단차가 없는 동일 면의 소정 영역 상에 서로 이격되어 상기 박막 트랜지스터의 게이트전극과 대향 전극 및 화소 전극을 구비하되, 상기 대향 전극이 상기 화소 전극과 겹치지 않게 둘러싼 형태로 상기 대향 전극, 화소 전극 및 게이트 전극을 형성하는 단계, 전체 구조 상에 게이트 절연막을 형성하는 단계, 하부에 상기 게이트 전극이 구비된 상기 게이트 절연막 상에 상기 박막 트랜지스터의 채널총을 형성하는 단계, 상기 채널총 상에 상기 박막 트랜지스터의 소오스/드레인 전극과 상기 절연막 상에 스토리지 전극을 형성하되 하부에 형성된 상기 화소 전극의 한 끝은 상기 대향 전극 상에 형성된, 상기 드레인 전극과 연결된 제1 스토리지 전극과 소정 영역 겹치고 다른 한 끝은 제2 스토리지 전극과 소정 영역 겹치도록 상기 박막 트랜지스터의 소오스/드레인 전극과 제1 및 제2 스토리지 전극을 형성하는 단계, 상기 제1 및 제2 스토리지 전극과 상기 화소 전극이 겹친 각각의 소정영역 상에 사진 식각 공정을 통하여 콘택홀을 형성하는 단계 및 상기 드레인을 통하여 화소 전극 및 스토리지 전극에 전압 인가시 상기 화소 전극과 대향 전극 사이에 균일한 평행장이 발생되도록, 상기 화소 전극과 제1 및 제2 스토리지 전극을 각각 도전체로 배선을 형성하는 단계를 포함하는 것을 특징으로 한다.

[실시예]

이하, 첨부된 도면을 참조로 하여 본 발명의 일실시예를 설명한다.

도 2a는 본 발명에 따른 IPS 모드의 평면도이고, 도 2b는 도 2a의 b-b'-b선의 하부 기판의 단면도이다. 하부 절연 기판(20) 상에 어드레스 전극인 박막 트랜지스터의 게이트 전극(210) 및 미 게이트 전극과 일정 거리만큼 떨어진 동일 면상에 박스 형태의 대향 전극(220)을 합성함과 동시에 액정이 배향되는 영역의 소정 부분에 대향 전극(220)과 겹치지 않게 막대 모양의 화소 전극(230B)을 형성하여, 대향 전극과 화소 전극 간에는 단차를 없앤다. 이때, 대향 전극의 폭은 화소 전극 폭의 0.5배 이상으로 하고 두께는 모두 500~5000Å 정도로 하여 대향 전극과 화소 전극 배선은 겹치지 않도록 형성하고, 어드레스 전극 배선은 두 전극 방향과 교차되도록 형성한다. 전극 간의 폭은 액정셀 간격보다 크게 형성한다. 그 다음, 전체 구조 상부에 게이트 절연막(21)을 형성하고, 상기 게이트 전극(210)이 형성된 게이트 절연막(21) 상에 박막 트랜지스터의 채널총인 비정질 실리콘층(22)을 형성한다. 이어서, 상기 비정질 실리콘층(22) 상에 상기 박막 트랜지스터를 구동시키기 위한 데이터 배선 전극인 드레인 전극(230A)과 소오스 전극(240) 및 스토리지 전극을 형성하되, 전 공정에서 형성된 대향 전극과 평행하게 제 1 스토리지 전극 및 제 2 스토리지 전극을 형성하여 드레인 전극과 연결된 제 1 스토리지 전극(230C)은 하부의 화소 전극(230B)의 한 끝과, 다른 한 끝은 제 2 스토리지 전극(230D)과 각각 일정 부분 겹치도록 중첩 영역(H)을 각각 형성한다. 계속해서, 사진 식각 공정을 통하여 중첩 영역의 게이트 산화막을 제거한 다음, 제 1 및 제 2 스토리지 전극의 각각의 중첩 영역(H)에 콘택홀(

☒)을 형성하고 도전체를 증착하여 화소 전극과 두 스토리지 전극을 각각 연결시킨다. 그런 다음, 전체 구조 상에 보호 막(23)을 증착하고, 증래와 같이 컬러필터 등이 형성된 상부 기판과 상기의 하부 기판을 합착하여 양 기판의 배면에 편광판을 부착한 다음, 액정을 봉입하여 액정 표시 장치를 제조한다.

발명의 효과

이상에서 설명한 바와 같이, 본 발명은 어드레스 전극인 게이트 전극 및 대향 전극 형성 시 대향 전극과 겹치기 않도록 화소 전극을 동시에 구성하고, 후속공정에서 박막 트랜지스터의 드레인 전극과 연결된 스토리지 전극과 플로팅된 스토리지 전극을 하부의 화소 전극과 각각 일정 부분 겹치게 하여 도전체로 연결시킴으로써 대향 전극과 화소 전극을 동일 면상에 구비되도록 하여 두 전극에 전기장의 생성 시 균일한 분포의 평행장으로 광 특성을 향상시킬 수 있다.

이상에서 설명한 본 발명은 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능함이 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

(57) 청구의 범위

청구항 1. 스위칭 역할을 하는 박막 트랜지스터와 액정을 구동시키는 화소 전극과 대향 전극이 구비된 하부 기판, 상기 하부 기판에 대출하여 컬러 필터와 블랙 매트릭스를 구비하는 상부 기판 및 상기 하부 기판과 상부 기판 사이에 게재된 액정으로 구성된 액정 표시 장치에 있어서, 상기 하부 기판의 단차가 없는 동일 면의 소정 영역 상에 서로 미격되어 상기 박막 트랜지스터의 게이트 전극과 대향 전극 및 화소 전극을 구비하되, 상기 대향 전극이 상기 화소 전극과 겹치지 않게 둘러싼 형태로 형성된 상기 대향 전극, 화소 전극 및 게이트 전극, 상기 트랜지스터의 상기 박막 트랜지스터의 소오스/드레인 전극과 제 1 및 제 2 스토리지 전극으로, 하부에 형성된 상기 화소 전극의 한 끝은 상기 대향 전극 상에 형성된 드레인 전극과 연결된 제 1 스토리지 전극과 소정 영역 겹치고, 다른 한 끝은 제 2 스토리지 전극과 소정 영역 겹치도록 형성된 상기 박막 트랜지스터의 소오스/드레인 전극 및 제 1 및 제 2 스토리지 전극, 상기 제 1 및 제 2 스토리지 전극과 상기 화소 전극이 겹친 각각의 소정 영역 상에 사진식각 공정을 통하여 형성된 콘택홀 및 상기 각각의 콘택홀을 도전체로 증착하여 상기 스토리지 전극과 화소 전극을 연결함으로써, 상기 드레인을 통하여 화소 전극 및 스토리지 전극에 전압 인가시 상기 화소 전극과 대향 전극 사이에 균일한 평행장이 발생되도록 화소 전극과 대향 전극을 단차없이 동일 면상에 구비하는 액정 표시 장치.

청구항 2. 제 1항에 있어서, 상기 대향 전극의 폭은 상기 화소 전극 폭의 0.5배 이상인 것을 특징으로 하는 액정 표시 장치.

청구항 3. 제 1항에 있어서, 상기 대향 전극의 두께는 500 내지 5000A인 것을 특징으로 하는 액정 표시 장치.

청구항 4. 제 1항에 있어서, 상기 화소 전극의 두께는 500 내지 5000A인 것을 특징으로 하는 액정 표시 장치.

청구항 5. 스위칭 역할을 하는 박막 트랜지스터와 액정을 구동시키는 화소 전극과 대향 전극이 구비된 하부 기판, 상기 하부 기판에 대향하여 컬러 필터와 블랙 매트릭스를 구비하는 상부 기판 및 상기 하부 기판과 상부 기판 사이에 게재된 액정으로 구성된 액정 표시 장치에 있어서, 상기 하부 기판의 단자가 없는 동일 면의 소정 영역 상에 서로 마격되어 상기 박막 트랜지스터의 게이트 전극과 대향 전극 및 화소 전극을 구비하되, 상기 대향 전극이 상기 화소 전극과 겹치지 않게 둘러싼 형태로 상기 대향 전극, 화소 전극 및 게이트 전극을 형성하는 단계, 전체 구조 상에 게이트 절연막을 형성하는 단계, 하부에 상기 게이트 전극이 구비된 상기 게이트 절연막 상에 상기 박막 트랜지스터의 채널층을 형성하는 단계, 상기 채널층 상에 박막 트랜지스터의 소오스/드레인 전극과 상기 게이트 절연막상에 스토리지 전극을 형성하며, 하부에 형성된 상기 화소 전극의 한 끝은 상기 대향 전극 상에 형성된 상기 드레인 전극과 연결된 제 1 스토리지 전극과 소정 영역 겹치고, 다른 한 끝은 제 2 스토리지 전극과 소정 영역 겹치도록 상기 박막 트랜지스터의 소오스/드레인 전극과 제 1 및 제 2 스토리지 전극을 형성하는 단계, 상기 제 1 및 제 2 스토리지 전극과 상기 화소 전극이 겹친 각각의 소정 영역 상에 사전 식각 공정을 통하여 콘택홀을 형성하는 단계 및 상기 드레인을 통하여 화소 전극 및 스토리지 전극에 전압 인가시 상기 화소 전극과 대향 전극 사이에 균일한 평행장이 발생되도록, 상기 화소 전극과 제 1 및 제 2 스토리지 전극을 각각 도전체로 배선을 형성하는 단계를 포함하는 액정 표시 장치의 제조 방법.

청구항 6. 제 5항에 있어서, 상기 채널층은 비정질 실리콘층인 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 7. 제 5항에 있어서, 상기 대향 전극의 폭은 상기 화소 전극 폭의 0.5배 이상인 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 8. 제 5항에 있어서, 상기 대향 전극의 두께는 500 내지 5000A인 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 9. 제 5항에 있어서, 상기 화소 전극의 두께는 500 내지 5000A인 것을 특징으로 하는 액정 표시 장치의 제조 방법.

도면

도면 1a

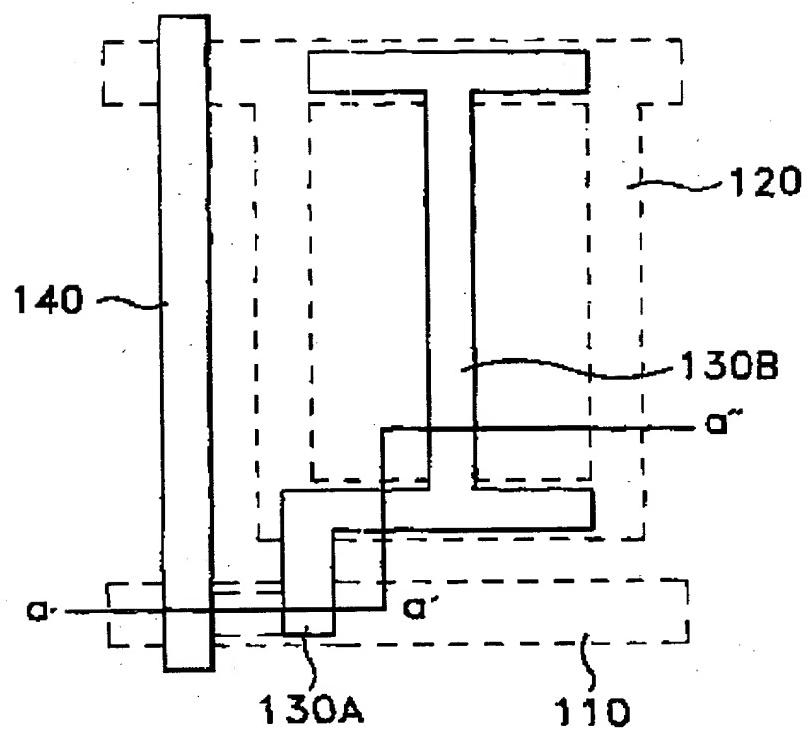


FIG. 1b

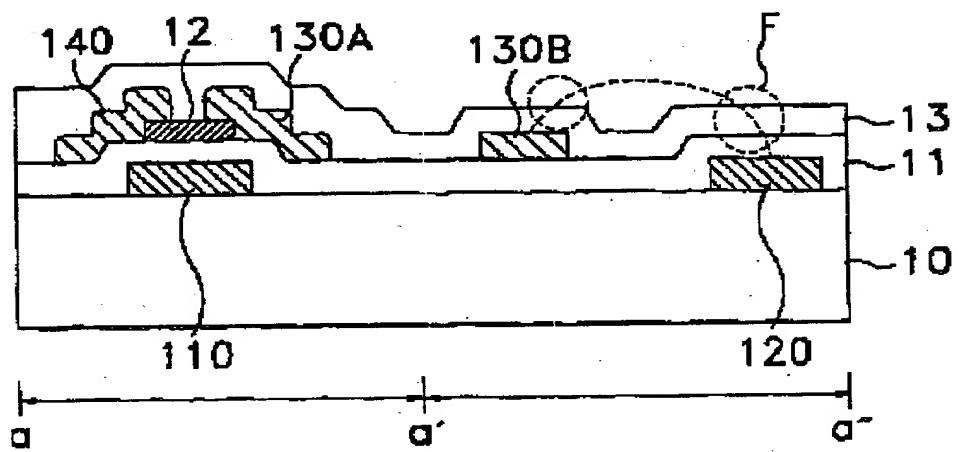


FIG. 2a

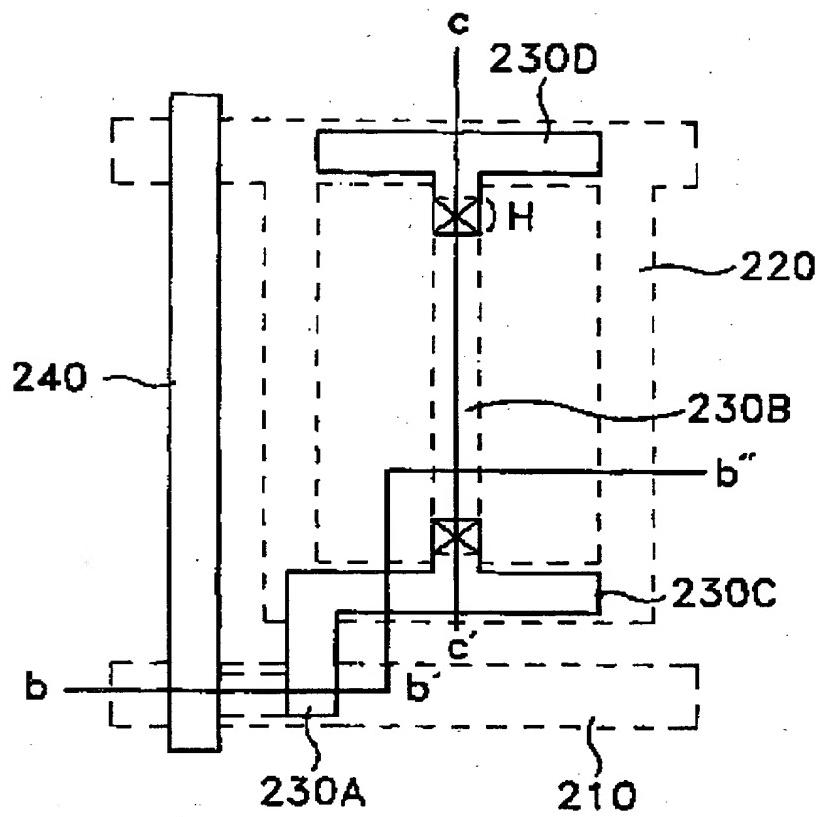


FIG. 2b

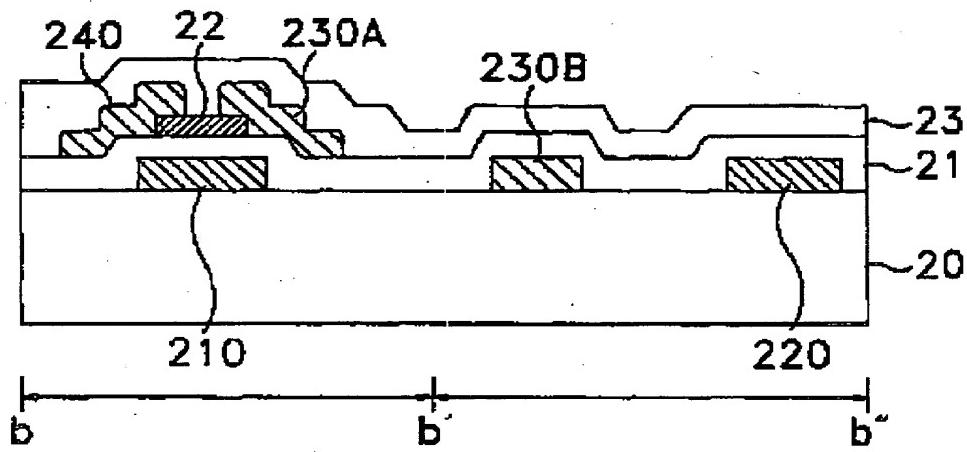


FIG2a

